

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-006277

(43)Date of publication of application : 14.01.1994

(51)Int.Cl.

H04B 7/10

H04B 1/10

H04H 5/00

(21)Application number : 04-186316

(71)Applicant : CLARION CO LTD

(22)Date of filing : 19.06.1992

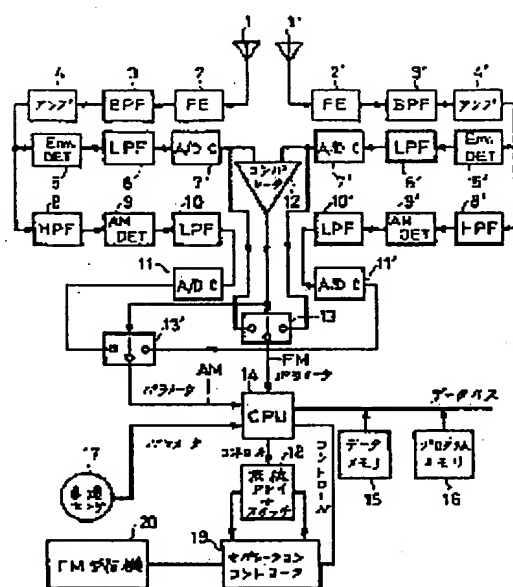
(72)Inventor : YAJIMA HIROFUMI
MATSUMARU ISAO

(54) RECEIVING EQUIPMENT

(57)Abstract:

PURPOSE: To provide an FM receiver in which an improvement rate of a tone quality is higher than a conventional technique.

CONSTITUTION: Electric field intensity information obtained from A/D converters 7, 7' is compared by a comparator 12, electric field intensity of a channel whose electric field intensity is higher and multi-path depth are selected by switches 13, 13', and its results are inputted to a CPU 14, respectively. Simultaneously, speed information from a car speed sensor 17 is inputted to the CPU 14 as fading frequency information. Such a membership function as shown in a data memory 15 is stored in advance, and based on the membership function, the CPU 14 executes a fuzzy rule stored in a program memory 16 under the control of the CPU 14 by a fuzzy inference program. As for an inference method, a MAX-PRODUCT method is used, and a consequent part is synthesized by a MAX method. Also, a type of each membership function is a trapezoid. The CPU 14 derives an optimal value of an operation time constant of a separation controller 19 from a result of fuzzy inference. Subsequently, by controlling a resistance array + switch 18 by its value, the time constant becomes optimal.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
examiner's decision of rejection or application
converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection][Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

BLANK PAGE

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-6277

(43)公開日 平成6年(1994)1月14日

(51)Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 B 7/10

Z 9199-5K

1/10

M 9298-5K

H 0 4 H 5/00

T 8020-5K

審査請求 未請求 請求項の数6(全 18 頁)

(21)出願番号 特願平4-186316

(22)出願日 平成4年(1992)6月19日

(71)出願人 000001487

クラリオン株式会社

東京都文京区白山5丁目35番2号

(72)発明者 矢島 弘文

東京都文京区白山5丁目35番2号 クラリ

オン株式会社内

(72)発明者 松丸 伊佐夫

東京都文京区白山5丁目35番2号 クラリ

オン株式会社内

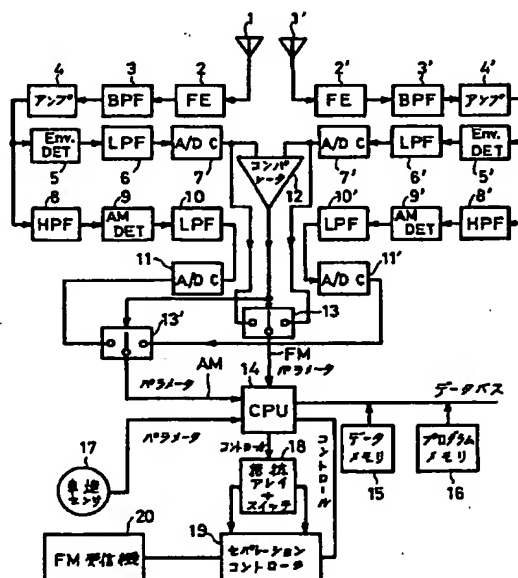
(74)代理人 弁理士 永田 武三郎

(54)【発明の名称】 受信装置

(57)【要約】

【目的】 従来技術に比べて音質の改善率の高いFM受信機の提供。

【構成】 A/Dコンバータ7, 7' から得られた電界強度情報は、コンパレータ12で比較され、スイッチ13, 13' で電界強度の大きい方のチャンネルの電界強度及びマルチパス深さを選択して、その結果をCPU14にそれぞれ入力する。同時に、車速センサ17からの速度情報がフェージング周波数情報としてCPU14に入力される。データメモリ15に示すようなメンバーシップ関数が記憶されており、CPU14はメンバーシップ関数を基にプログラムメモリ16に格納されているファジイルールをファジイ推論プログラムによりCPU14の制御の下で実行する。推論方法はMAX-PRODUCT法を用い、後件部の合成をMAX法で行なう。また、各メンバーシップ関数の型は台形である。CPU14はファジイ推論の結果からセパレーションコントローラ19の動作時定数の最適値を求める。そして、その値で抵抗アレイ+スイッチ18を制御し、時定数を最適にする。



【特許請求の範囲】

【請求項1】 複数の受信手段により得られた受信信号から、電界強度の大きい方の信号を選択してマルチパス成分に応じたマルチパス情報を得るマルチパス情報検出手段と、前記受信信号のセパレーション制御を所定の時定数の設定により行なうセパレーション制御手段と、車両の移動情報速度を検出し検出結果に応じた速度検出情報を得る車速情報検出手段と、前記各情報に対応した複数のメンバーシップ関数によるファジイルールに基づいて前記各情報に応じたファジイ推論の演算処理を行ない演算結果を出力するファジイ推論処理手段と、前記演算結果に応じた前記時定数設定用信号を前記セパレーション制御手段に出力し制御させるセパレーション制御信号手段と、を有することを特徴とする受信装置。

【請求項2】 請求項1記載の受信機において、ファジイ推論処理手段が、マルチパス情報と車両の移動情報速度を入力パラメータとした各メンバーシップ関数のグレード値の乗算値及び該乗算値を総合した最大値を求め、該最大値の重心値を演算処理により求めて演算結果を得るMAX-PRODUCT法であることを特徴とする受信装置。

【請求項3】 複数の受信手段により得られた受信信号から、マルチパス成分に応じたマルチパス情報を得るマルチパス情報検出手段と、前記マルチパス情報から電界強度の大きい方の受信信号を切換えにより選択し出力する選択手段と、所定の制御信号により前記選択手段の切換え頻度を制御する選択制御手段と、車両の移動速度情報を検出し検出結果に応じた速度情報を得る車速情報検出手段と、前記各情報に対応した複数のメンバーシップ関数によるファジイルールに基づいて前記各情報に応じたファジイ推論の演算処理を行ない演算結果を出力するファジイ推論処理手段と、前記演算結果に応じた制御信号を前記選択制御手段に出力してマルチパス量に応じて切換え頻度が最適になるように制御させる選択制御信号出力手段と、を有することを特徴とする受信装置。

【請求項4】 請求項3記載の受信機において、ファジイ推論処理手段が、マルチパス情報と車両の移動情報速度を入力パラメータとした各メンバーシップ関数のグレード値の最小値及び該最小値を総合した最大値を求め、該最大値の重心値を演算処理により求めて演算結果を得るMIN-MAX重心法であることを特徴とする受信装置。

【請求項5】 受信信号を復調し復調信号を得る復調手段と、前記復調信号の広域雑音成分を所定のハイカット駆動開始位置及び遮断周波数に基づいて低減し雑音低減復調信号を得る雑音成分低減手段と、前記受信信号から抽出されたSメータ成分情報に基づいて、前記雑音低減復調信号と前記復調信号とのレベルを制御してハイカット制御された復調信号を出力するハイカット制御手段と、を備えた受信装置において、前記Sメータ成分情報

から雑音成分レベルを、前記受信信号より得られた検波成分信号から高周波成分情報を、該雑音成分レベルと外光周波成分情報からSN比情報を演算算出する演算手段と、前記各情報に対応した複数のメンバーシップ関数によるファジイルールに基づいて、前記各情報に応じたファジイ推論の演算処理を行ない演算結果を求め、該演算結果に応じて前記雑音成分低減手段、前記ハイカット制御手段によりハイカット駆動開始位置及び遮断周波数を制御させるファジイ推論処理手段と、を有することを特徴とする受信機。

【請求項6】 請求項5記載の受信機において、前記ファジイ推論処理手段が、Sメータ成分情報又はSN比情報と高周波成分情報を入力パラメータとした各メンバーシップ関数のグレード値の乗算値及び該乗算値を総合した最大値を求め、該最大値の重心値を演算処理により求めて演算結果を得るMAX-PRODUCT合成法であることを特徴とする受信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、受信機の音質改善に関する、特に、FM受信機の音質改善に関する。

【0002】

【従来の技術】 ① セパレーションコントロール内蔵のダイバシティ (diversity system) FM受信機では、2つのアンテナの電界強度から平均的な強度を計算しその結果からセパレーションコントローラの制御量を決めている。これは、セパレーションコントローラの動作時定数を固定とみなして、全てのフェージング周波数に対応できるように時定数を大きく取って変動を少なくし安定性を得ることを目的としていることを理由としている。また、この場合、結果的にみてもMONO寄りになるために変動を大きくさせる必要がない。

② また、ダイバシティ方式のFM受信機では、スイッチング動作は、2つのチャンネルのうち電界強度の大きい方を選択するという単純な方式が採用されている。このため、マルチパスの深さが深くなると信号切換えで強度の差が大きい時に耳障りとなり音質の低下をもたらすという欠点があった。これを回避するためにスイッチング頻度に制限を加えることが行なわれている。

③ 更に、FM受信機のステレオ復調後にL+R信号の高域雑音をカットするハイカット方式のFM受信機においては、図18に示すようにSメータ出力のハイカット(HC)の駆動開始位置とハイカット(HC)の遮断周波数が固定され、一定であった。

【0003】

【発明が解決しようとする課題】 しかしながら、上述のFM受信機において次のような不都合があり改善が求められていた。上記①の方式では、MONO寄りにして安定性を求めているため弱電界ではC/N(キャリア・ノイズ比)が無対策時よりもある程度向上するが、良好な

ステレオ感が得られない点、つまり、2系統のアンテナを用いているのに電界強度が大きい方で得られるステレオ感よりも、ステレオ感が失われるという点。

【0004】上記②の方式では、2つのチャンネルのうち電界強度の大きい方を選択する方式の欠点を回避するためにスイッチング頻度に制限を加えているが、この方法ではマルチパスの深さ・量のある帯域内ではスイッチングによる効果があるが、マルチパスの深さ・量が増すにつれ追従できなくなりスイッチングの効果が低減する点。

【0005】③の方式では、

(イ) 駆動開始位置を一定とすると、高周波の成分が多い信号に対してはハイカットにより信号と雑音の関係は図19の線aのようになるが、電界強度の変動によりオーディオ出力レベルが大きく変動し、このために聴感上違和感がでる。これを解消するため、ハイカットの駆動開始位置Pを高い電界強度(図19の線b参照)とすると、電界強度が高い時にはS/Nが大きいためにハイカットを効かす必要のないのにハイカットが効いてしまい、やはり聴感が悪くなるので、このために、オーディオ出力レベル変動(図19の信号線の傾き)と電界強度が高い時のハイカットの効き具合とを考慮して、どうしてもハイカット駆動開始位置Pをある妥協点に設定せざるを得ないという点。

【0006】(ロ) 遮断周波数を一定とすると、(イ)と同様、高周波の成分が多い信号に対してはハイカットにより、信号と雑音の関係は図19の線aのようになるが、電界強度の変動によりオーディオ出力レベルが大きく変動し、聴感上違和感がでる。そのために、遮断周波数を高くすると同じ周波数信号でもハイカットがあまり効かないため、図19線cのようになり、電界強度の変化によるレベル変動が少なくなるが、ハイカットが効かないためにS/Nの改善が悪く、広域雑音成分が多くなり、やはり聴感が悪くなってしまうので、このために、オーディオ出力レベル変動(図2の信号線の傾き)とS/Nの改善とを考慮して、どうしても遮断周波数をある妥協点に設定せざるを得ないという点。

【0007】本発明は、上記不都合に鑑みてなされたものであり、従来技術に比べて音質の改善率の高いFM受信機を提供することを目的とする。具体的には、(1)セパレーションコントローラの動作定数を変化させることにより、セパレーションコントローラの制御量を決定することによる、弱電界時のステレオ感の喪失の抑制を実現するセパレーションコントロール内蔵ダイバシティFM受信機の提供、(2)スイッチング頻度を変化させることによる、ダイバシティのスイッチングノイズを低減させたダイバシティFM受信機の提供、(3)ハイカット駆動開始位置と遮断周波数とを制御して聴感の低下の抑制を実現するハイカット方式のFM受信機の提供、を目的とする。

【0008】

【課題を解決するための手段】上記の目的を達成するために本発明の第1の発明による受信装置は、複数の受信手段により得られた受信信号から、電界強度の大きい方の信号を選択してマルチパス成分に応じたマルチパス情報を得るマルチパス情報検出手段と、受信信号のセパレーション制御を所定の時定数の設定により行ないセパレーション制御手段と、車両の移動情報速度を検出し検出結果に応じた速度検出情報を得る車速情報検出手段と、各情報に対応した複数のメンバーシップ関数によるファジイルールに基づいて各情報に応じたファジイ推論の演算処理を行なう演算結果を出力するファジイ推論処理手段と、演算結果に応じた時定数設定用信号を前記セパレーション制御手段に出力し制御させるセパレーション制御信号手段と、を有することを特徴とする。

【0009】また、本発明の第2の発明による受信装置は、複数の受信手段により得られた受信信号から、マルチパス成分に応じたマルチパス情報を得るマルチパス情報検出手段と、マルチパス情報から電界強度の大きい方の受信信号を切換えにより選択し出力する選択手段と、所定の制御信号により選択手段の切換え頻度を制御する選択制御手段と、車両の移動速度情報を検出し検出結果に応じた速度情報を得る車速情報検出手段と、各情報に対応した複数のメンバーシップ関数によるファジイルールに基づいて各情報に応じたファジイ推論の演算処理を行ない演算結果を出力するファジイ推論処理手段と、演算結果に応じた制御信号を選択制御手段に出力し、マルチパス量に応じて切換え頻度が最適になるように制御させる選択制御信号出力手段と、を有することを特徴とする。

【0010】更に、本発明の第3の発明による受信装置は、受信信号を復調し復調信号を得る復調手段と、復調信号の広域雑音成分を所定のハイカット駆動開始位置及び遮断周波数に基づいて低減し雑音低減復調信号を得る雑音成分低減手段と、受信信号から抽出されたSメータ成分情報に基づいて、雑音低減復調信号と復調信号とのレベルを制御してハイカット制御された復調信号を出力するハイカット制御手段と、を備えた受信装置において、Sメータ成分情報から雑音成分レベルを、受信信号より得られた検波成分信号から高周波成分情報を、該雑音成分レベルと外光周波成分量情報からSN比情報を演算算出する演算手段と、各情報に対応した複数のメンバーシップ関数によるファジイルールに基づいて、各情報に応じたファジイ推論の演算処理を行ない演算結果を求め、該演算結果に応じて雑音成分低減手段、前記ハイカット制御手段によりハイカット駆動開始位置及び遮断周波数を制御させるファジイ推論処理手段と、を有することを特徴とする。

【0011】

【作用】上記構成により、第1の発明による受信装置

は、マルチパス情報検出手段により複数の受信手段により得られた受信信号から電界強度の大きい方の信号を選択してマルチパス成分に応じたマルチパス情報を得る。また、車速情報検出手段により車両の移動情報速度を検出し検出結果に応じた速度検出情報を得る。そして、ファジィ推論処理手段により上記各情報に対応した複数のメンバーシップ関数によりファジィルールに基づいて各情報に応じたファジィ推論の演算処理を行ない演算結果を出力し、セパレーション制御信号手段により演算結果に応じた時定数設定用信号をセパレーション制御手段に出力し、セパレーション制御手段により受信信号のセパレーション制御を行なう。

【0012】また、本発明の第2の発明による受信装置は、マルチパス情報検出手段により複数の受信手段により得られた受信信号からマルチパス成分に応じたマルチパス情報を得る。そして、選択手段によりマルチパス情報から電界強度の大きい方の受信信号を切換えにより選択し、選択制御手段により所定の制御信号により選択手段の切換え頻度を制御する。また、車速情報検出手段により車両の移動速度情報を検出し、ファジィ推論処理手段が、これら各情報に対応した複数のメンバーシップ関数によるファジィルールに基づいて各情報に応じたファジィ推論の演算処理を行ない演算結果を出力し、選択制御信号出力手段により演算結果に応じた制御信号を選択制御手段に出力し、マルチパス量に応じて切換え頻度が最適になるように制御させる。

【0013】更に、本発明の第3の発明による受信装置は、演算手段が、Sメータ成分情報から雑音成分レベルを、受信信号より得られた検波成分信号から高周波成分情報を、該雑音成分レベルと外光周波成分量情報からSN比情報を算出し、ファジィ推論処理手段により、これら各情報に対応した複数のメンバーシップ関数によるファジィルールに基づいて、各情報に応じたファジィ推論の演算処理を行ない演算結果を求め、該演算結果に応じて雑音低減手段、ハイカット制御手段によりハイカット駆動開始位置及び遮断周波数を制御させる。

【0014】

【実施例】本発明は、ファジィ推論を用いてファジィ推論装置を構成することにより、従来技術に比べて音質の改善率の高いFM受信機を提供する。以下、セパレーションコントローラの動作定数を状況に応じて最適制御する第1の発明の一実施例としてのセパレーションコントロール内蔵ダイバシティFM受信機について実施例1で、スイッチング頻度を受信状況（マルチパス成分）に応じて最適制御する第2の発明の一実施例としてのダイバシティFM受信機について実施例2で、ハイカット駆動開始位置と遮断周波数とを最適制御する、第3の発明の一実施例としてのハイカット方式のFM受信機について、実施例3で述べる。

【0015】〈実施例1〉図1は、第1の発明の一実施

例としてのセパレーションコントロール内蔵ダイバシティFM受信機の構成を示すブロック図であり、図2は図1の抵抗アレイ+スイッチ18の概略図である。図1において、1、1'はアンテナ、2、2'はフロントエンド、3、3'はバンドパスフィルタ(BPF)、4、4'はアンプ、5、5'はエンベロープ・検波器(DET)、6、6'、8、8'はハイパスフィルタ(HPF)、9、9'はAM DET、12はコンパレータ、13、13'は選択手段としてのスイッチ、14はCPU、15はファジィ推論に用いるメンバーシップ関数（台集合として）格納している（例えば、PROMからなる）データメモリ、16はファジィ推論の具体的手順をプログラム手段として格納する（例えば、ROMからなる）プログラムメモリ、17は車速情報検出手段としての車速センサ、18はセパレーション制御信号出力手段としての抵抗アレイ+スイッチ、19はセパレーション制御手段としてのセパレーションコントローラ、20はFM受信機である。

【0016】そして、HPF8、AM DET9、A/Dコンバータ10及びLPF11と、HPF8'、AM DET9'、A/Dコンバータ10'及びLPF11'はそれぞれマルチパス情報検出手段を形成し、CPU14、データメモリ15、プログラム16はファジィ推論処理手段を構成する。CPU14はプログラムメモリに格納されているプログラム手段を適時実行し、データメモリに格納されている各メンバーシップ関数を基にファジィ推論を実行する。

【0017】また、セパレーション制御信号出力手段としての抵抗アレイ+スイッチ18は図2に示すように複数のスイッチSW1-1、……、SW1-4の組からなる第1のスイッチ回路SW1と、SW1のそれぞれに対応する複数のスイッチSW2-1、……、SW2-4の組からなる第2のスイッチ回路SW2と、SW1及びSW2のそれぞれのスイッチと接続する抵抗R1、……、R4、とから構成されている。そして、スイッチ回路SW1及びSW2はそれぞれの出力端子が任意の（一定な）値を有するコンデンサーC1、C2と並列に接続しており、CPU14からの制御信号Scにより制御されるC×Rnにより時定数を設定する。設定された時定数はセパレーションコントローラ19に出力される。なお、実施例では、R1<R2<R3<R4である。

【0018】図3は、図1におけるCPU14の動作を示すブロック図である。以下、図1及び図3により本実施例のセパレーションコントロール内蔵ダイバシティFM受信機の動作について述べる。

【0019】【ブロック31】 A/Dコンバータ7、7'から得られた電界強度情報は、コンパレータ12で比較され、スイッチ13、13'で電界強度の大きい方のチャンネルの電界強度及びマルチパス深さを(A/Dコンバータ11、11'の出力)を選択して、その結果

をCPU14にそれぞれ入力する。

【ブロック32】 ブロック31と同時に車速センサ17からの速度情報がフュージング周波数情報としてCPU14に入力される。これは車速とフュージング情報がほぼ比例関係にあることが知られているからである。

【ブロック33】 データメモリ15には図4に示すようなメンバーシップ関数（後述）が記憶されており、CPU14はメンバーシップ関数を基にプログラムメモリ16に格納されているファジイルール（図4参照）をファジイ推論プログラムによりCPU14の制御の下で実行する。推論方法として、本実施例では、図5及び図6に示すようなMAX-PRODUCT法（後述）で行ない、後件部の合成をMAX法で行なう（後述）。また、各メンバーシップ関数の型は図4に示すように台形（II型）である。

【ブロック34】 CPU14はファジイ推論の結果からセパレーションコントローラ19の動作時定数の最適値を求める。

【ブロック35】 CPU14はブロック34で得た値に基づき前述したように抵抗アレイ+スイッチ18（図2参照）を制御し、時定数を最適にする。また、スイッチ13、13'からの情報に基づきセパレーションコントローラ19のセパレーション制御量を計算し、コントローラ19に出力する。

【0020】 図4は本実施例におけるファジイルールとメンバーシップ関数を視覚的に示した説明図である。本実施例のファジイ推論におけるルールは2つの前提条件と1つの結論部とからなり、前件部①は条件①としてのマルチパス深さを、前件部②は条件②としての車速であり、それぞれ台形状のメンバーシップ関数が対応している。また、後件部の台集合は時定数でありメンバーシップ関数の値は台形である。そしてメンバーシップ関数の台形の上辺部分はセンサの誤差の程度を示しているの

で、センサの誤差成分もルールに取り込むことができ、センサの誤差による精度への影響を減少させることができる。

*

グレードの値は、完全にマッチングした時 ; $g = 1$

全くマッチングしてしない時 ; $g = 0$

マッチングの程度が中間的な時 ; $0 < g < 1$ とする。

各々のメンバーシップ関数において、そのメンバーシップ関数に対する入力変数の値をメンバーシップ関数に当て嵌めることによって、各グレードを計算できるので、上記により全ルールの全メンバーシップ関数に対するグレードを計算することができる。

【0024】 1-3. MAX-PRODUCT法
制御システム（ルール）に実際の入力変数の値を代入することにより求めた各メンバーシップ関数のグレードからどのようにして推論結果を出すかにより推論方法が異なるが、本実施例ではMAX-PRODUCT法を用いている。図5は、プログラムメモリ16に格納されてい

* 【0021】 1-1. 実施例におけるファジイルール
次に、図4の各ルールは以下のように制御規則が構成されていることを意味する。なお、本実施例では4つのルールを示しているが、ルールの数は4つに限られることなく、本装置の制御目的に応じてルールの数を決めることができる。

【ルール1】 もし、マルチパス深さが「かなり深い」かつ速度が「かなり遅い」ならば（前件部①）、時定数を「かなり小さい」（後件部）状態にする。

10 【ルール2】 もし、マルチパス深さが「かなり浅い」かつ速度が「かなり速い」ならば（前件部①）、時定数を「非常に小さい」（後件部）状態にする。

【ルール3】 もし、マルチパス深さが「少し深い」かつ速度が「少し速い」ならば（前件部①）、時定数を「中程度」（後件部）状態にする。

【ルール4】 もし、マルチパス深さが「中程度」かつ速度が「非常に遅い」ならば（前件部①）、時定数を「少し大きい」（後件部）状態にする。

20 【0022】 1-2. 実施例におけるメンバーシップ関数

図4に示された台形状のグラフはファジイ関数であり、前述したように、横方向に4つのファジイルール、ルール1~4を示し、縦方向にはルールの前提条件をなす前件部①、②の2つのメンバーシップ関数とファジイルールの結論部分をなす後件部のメンバーシップ関数が示されている。

【0023】 【メンバーシップ関数の横軸】 横軸は制御システム（ルール）の入力変数（実施例ではスイッチ13'から得るマルチパス深さ情報及び車速センサ17から得る速度情報）の値の範囲を示し、台集合と呼ぶ。

【メンバーシップ関数の縦軸】 縦軸は、実際に入力された入力変数の値が、例えば、「かなり速い」という言葉にどの位マッチングしているかの程度（以下、グレード； g 、と記す）を表している。

【グレードの値】

40 るファジイ推論プログラムのMAX-PRODUCT法の実行手順を示すフローチャートであり、図6は図4のファジイ関数を用いた図5のMAX-PRODUCT法の結果の非ファジイ化の説明図である。以下図5及び図6により、MAX-PRODUCT法による本実施例の制御システムにおけるファジイ推論法について述べる。なお、説明上、ルール数は n 個であるとする。

50 【0025】 【ステップ51】 （グレードの算出）
前述の入力変数（パラメータ）に基づいて、前述の各々のルール毎に各メンバーシップ関数のグレードを求める。即ち、図5においてマルチパス深さ a 及び車速 b が

検出されると、図5の前件部①、②に対応する（台形の）ファジイ関数の台集合と、入力変数 a 、 b がマッチング（図5の前件部①、②に対応するファジイ関数と交わる縦の線 a 、 b を参照）され、グレード値が求められる。

【0026】【ステップ52】 （各ルールの適合度を得る（PRODUCT法））

図5に示すように1つのルールに対して条件が2つ存在するため、2つのグレードをまとめて1つにする必要がある。このように各ルール毎にグレードをまとめて得た1つの適合の度合いをルールの適合度と呼ぶ。そして、PRODUCT法によれば i 番目の適合度 w_i は、 $w_i = g_{i1} \cdot g_{i2}$ として、そのルールの各グレードの代数積として求められる。ここで、演算子は代数積（PRODUCT）である。

【0027】【ステップ53】 （各ルールのファジイ計算結果を得る）

各々のルールに対し、それぞれ推論結果を計算する。後件部のメンバーシップ関数を B とするとき、各ルールのファジイ結果 B_i （ファジイ関数としての推論結果）は、 $B_i(y) = W_i \cdot B_i(y)$ として計算される。この計算は、後件部のメンバーシップ関数に対しては各台集合の個々の値毎に（ y の値毎に）グレードを求めていることと同じ結果である。

【0028】【ステップ54】 推論結果（MAX法）
後件部における各ルール（ルール1～4）の最大値（論理和）を推論結果とする。実施例では図6Aに示す斜線の部分が推論結果である。推論結果 $B^0(y)$ は、 $B^0(y) = \text{MAX}(B_i(y))$ 但し $i = 1 \sim n$ で得る。

【0029】【ステップ55】 最終推論結果の非ファジイ化（重心法）

ファジイ推論は上記ステップ51～54で推論結果を得て終わる。しかし、CPU14がセパレーションコントローラ19を最適制御するためには推論結果を解釈し数値化された制御値を得る必要がある。この過程が推論結果の非ファジイ化であり、最終推論結果を1つの数値に変換する。本実施例では後件部の台集合の要素 y の重みをグレード値として、 y の重み付け平均値（加重平均）をとる重心法を用いる。加重平均による重心値 y^0 は、 $y^0 = (\int B^0(y) \cdot y \, dy) / (\int B^0(y) \, dy)$ で得る。図6Bにこのようにして求めた重心 y^0 が示されている。

【0030】〈実施例2〉図7は、第2の発明の一実施例としてのダイバシティFM受信機の構成を示すブロック図である。図7において、1、2' はアンテナ、2、2' はフロントエンド、3、3' はBPF、4、4' はアンプ、5、5' はエンベロープ・DET、6、6' はLPF、8' はHPF、9、9' はAM DET、11、11' はA/Dコンバータ、12はコンパレータ、

14はCPU、15はファジイ推論に用いるメンバーシップ関数を（台集合として）格納している（例えば、PROMからなる）データメモリ、16はファジイ推論の具体的手順をプログラム手段として格納する（例えば、ROMからなる）プログラムメモリ、17は車速情報検出手段としての車速センサ、71は切換えスイッチ72の切換え頻度を制御する選択制御手段としてのバッファ、72、72' は選択手段としてのスイッチ、77はFM受信機である。

10 【0031】そして、HPF8、AM DET9、A/Dコンバータ10及びLPF11と、HPF8'、AM DET9'、A/Dコンバータ10' 及びLPF11' はそれぞれマルチバス情報検出手段を形成し、CPU14、データメモリ15、プログラムメモリ16はファジイ推論処理手段を構成する。CPU14はプログラムメモリに格納されているプログラム手段を適時実行し、データメモリに格納されている各メンバーシップ関数を基にファジイ推論を実行する。CPU14は選択制御手段としてのバッファ71に制御信号を送出する選択制御信号出力としても機能する。図8は、図7におけるCPU14の動作を示すブロック図である。以下、図7及び図8により本実施例のダイバシティFM受信機の動作について述べる。

【0032】【ブロック81】A/Dコンバータ7、7' から得られた電界強度情報は、コンパレータ12で比較され、スイッチ72、72' で電界強度の大きい方のチャンネルのマルチバス深さを（A/Dコンバータ11、11' の出力）を選択して、その結果をCPU14にそれぞれ入力する。

30 【0033】【ブロック82】 ステップ81と同時に車速センサ17からの速度情報がマルチバス量情報としてCPU14に入力される。これは車速とマルチバス量がほぼ比例関係にあることが知られているからである。

【0034】【ブロック83】 データメモリ15には図4に示すようなメンバーシップ関数（後述）が記憶されており、CPU14はメンバーシップ関数を基にプログラムメモリ16に格納されているファジイルール（図9参照）をファジイ推論プログラムによりCPU14の制御の下で実行する。推論方法として、本実施例では、図10及び図11に示すようなMAX-MIN法（後述）を用いている。また、各メンバーシップ関数の型は図9に示すように台形である。

【0035】【ブロック84】 CPU14はファジイ推論の結果からスイッチング頻度の最適制御量を求める。この最適制御量によりスイッチング頻度に制限を与えるためのバッファ71を制御し、スイッチング頻度を最適に制御する。

40 【0036】図9は本実施例におけるファジイルールとメンバーシップ関数を視覚的に示した説明図である。本実施例のファジイ推論におけるルールは2つの前提条件

と1つの結論部とからなり、前件部①は条件①としてのマルチパス深さを、前件部②は条件②としての車速であり、それぞれ台形状のメンバーシップ関数に対応している。また、後件部の台集合は時定数でありメンバーシップ関数の値は台形である。そしてメンバーシップ関数の台形の上辺部分はセンサの誤差の程度を示しているの
で、センサの誤差成分もルールに取り込むことができセンサの誤差による精度への影響を減少させることができる。

【0037】2-1. 実施例におけるファジイルール
次に、図4の各ルールは以下のように制御規則が構成されていることを意味する。なお、本実施例では4つのルールを示しているが、ルールの数は4つに限られることなく、本装置の制御目的に応じてルールの数を決めることができる。

【0038】[ルール1] もし、マルチパス深さが「かなり深い」かつ速度が「かなり遅い」ならば（前件部①）、スイッチング頻度を「非常に遅い」（後件部）状態にする。

【ルール2】 もし、マルチパス深さが「かなり浅い」かつ速度が「かなり速い」ならば（前件部①）、スイッチング頻度を「少し低い」（後件部）状態にする。

【ルール3】 もし、マルチパス深さが「少し深い」かつ速度が「少し速い」ならば（前件部①）、スイッチング頻度を「少し高い」（後件部）状態にする。

【ルール4】 もし、マルチパス深さが「中程度」かつ速度が「非常に遅い」ならば（前件部①）、スイッチング頻度を「少し低い」（後件部）状態にする。

【0039】2-2. 実施例におけるメンバーシップ関数

図9に示された台形状のグラフはファジイ関数であり、前述したように、横方向に4つのファジイルール、ルール1~4を示し、縦方向にはルールの前提条件をなす前件部①、②の2つのメンバーシップ関数とファジイルールの結論部分をなす後件部のメンバーシップ関数が示されている。また、メンバーシップ関数の横軸、メンバーシップ関数の縦軸及びグレードの値については前述（1-2. 実施例1におけるメンバーシップ関数）と同様であり、説明を省略する。

【0040】(3) MAX-MIN-重心法
制御システム（ルール）に実際の入力変数の値を代入することにより求めた各メンバーシップ関数のグレードからどのような推論結果を出すかにより推論方法が異なるが、本実施例ではMAX-MIN-重心法を用いている。図10は、プログラムメモリ16に格納されているファジイ推論プログラムのMAX-MIN-重心法の実行手順を示すフローチャートであり、図11は図9のファジイ関数を用いた図10のMAX-MIN-重心法の実行手順の説明図である。以下図10及び図11により、MAX-MIN-重心法による本実施例の制御シス

テムにおけるファジイ推論法について述べる。なお、説明上、ルール数はn個であるとする。

【0041】[ステップ101] (グレードの算出)
前述（1-2. 実施例1におけるメンバーシップ関数）のステップ41と同様であり、説明を省略する。

【0042】[ステップ102] (各ルールの適合度を得る (MIN法))

i 番目の適合度 w_i はそのルールの各グレードの最小値（論理積）として求める。最小値は、 $w_i = \text{MIN}(g_{i1}, g_{i2})$ で得る。

【0043】[ステップ103] (各ルールのファジイ結果を得る (MIN法))

個々のルール（ルール1~4）に対しそれぞれのグレード値の最小値（論理積）の結果を得て適合度とし、各々のルール毎にルールの適合度と後件部のメンバーシップ関数との最小値（論理積）を得てファジイ結果とする。図9において後件部のファジイ関数の台形に示される斜線の部分がルール1~4のファジイ結果である。後件部のファジイ関数をBとすると、ファジイ結果 $B_i(y)$ は、 $B_i(y) = \text{MIN}(w_i B_i(y))$ で得る。

【0044】[ステップ104] 推論結果 (MAX法)

後件部における各ルール（ルール1~4）の最大値（論理和）を推論結果とする。実施例では図11Aに示す斜線の部分が推論結果であり、スイッチング頻度を「少し高くする」という推論結果を得る。推論結果 $B^0(y)$ は、 $B^0(y) = \text{MAX}(B_i(y))$; 但し $i=1 \sim n$ で得る。

【0045】[ステップ105] 最終推論結果の非ファジイ化 (重心法)

ファジイ推論は上記ステップ101~104で推論結果を得て終わる。しかし、CPU14がバッファ18に制御信号を送出して推論結果のスイッチング頻度でスイッチ72、72'を切り替えるためには推論結果を解釈し数値化された制御値を得る必要（推論結果の非ファジイ化）がある。本実施例では後件部の台集合の要素yの重みをグレード値として、yの重み付け平均値（加重平均）をとる重心法を用いる（実施例1のステップ55参照）。図11Bにこのようにして求めた重心 y^0 が示されている。

【0046】〈実施例3〉図12は、第3の発明の一実施例としてのハイカットコントロールFM受信機の構成を示すブロック図である。図12において、121はIF増幅器、122はIF増幅器121の出力であるSメータ成分から電界強度を検出するSメータ、123はFM検波器、124は復調手段としてのステレオ復調器、125はセパレーションコントローラ、126はハイカット（L用）、127はハイカット（H用）、128はハイカット用コントローラ、129はローパスフィルタ

(LPF)、136はバンドパスフィルタ(BPF)、137はCPU、138はファジイ推論に用いるルール、メンバーシップ関数(台集合として)及びファジイ推論の具体的手順等をプログラム手段として格納しているファジイルールメモリである。CPU137及びファジイルールメモリ138はファジイ推論処理手段を構成し、CPU137はファジイルールメモリ138に格納されているプログラム手段を適時実行し、データメモリに格納されている各メンバーシップ関数を基にファジイ推論を実行する。また、ハイカット126、127は雑音成分低減手段を構成する。

【0047】図13は、図12におけるCPU137の動作を示すブロック図である。以下、図12及び図13により本実施例のハイカットコントロールFM受信機の動作について述べる。

【0048】[ブロック131] Sメータ2でSメータ成分から電界強度を検出し、検出された電界強度をCPU137に入力する。また、FM検波器123から図14に示すような周波数特性を有するローパスフィルタ129の出力と、図15に示すような周波数特性を有するバンドパスフィルタ136の出力がCPU137に入力する。

【0049】[ブロック132] CPU137は電界強度Eから、 $N' = kE$ (k :一定)としてノイズレベル N' を算出する。また、ローパスフィルタ129の出力 L_{out} とバンドパスフィルタ136の出力 B_{out} から高周波成分Fを、 B_{out}/L_{out} 、として算出する。更に、SN比を、 L_{out}/N' として算出する。

【0050】[ブロック133] ファジイメモリ138は図16に示すようなファジイルール及びメンバーシップ関数が記憶されており、CPU137は算出した高周波成分F、電界強度E、SN比をパラメータとしてファジイルールに基づくファジイ推論をCPU137の制御の下で実行する。推論方法として、前述(実施例1参照)したMAX-PRODUCT法を用い、後件部の合成をMAX法で行なう。また、各メンバーシップ関数の型は図16に示すように台形である。

【0051】[ブロック134] CPU14は、ファジイ推論の結果であるハイカット駆動開始位置及び遮断周波数を制御信号として、ハイカットコントローラ128及びハイカット126、127に出力する。

【0052】図16は本実施例におけるファジイルールとメンバーシップ関数を視覚的に示した説明図である。本実施例のファジイ推論におけるルールは2つの前提条件と1つの結論部とからなり、前件部①は条件①としての電界強度EとSN比があり、前件部②は条件②としての高周波成分Fであり、それぞれ台形状のメンバーシップ関数が対応している。また、後件部の台集合はハイカット遮断周波数でありメンバーシップ関数の値は台形である。そしてメンバーシップ関数の台形の上辺部分は入

力パラメータの誤差の程度を示しているの、誤差成分もルールに取り込むことができ入力パラメータの誤差による精度への影響を減少させることができる。

【0053】3-1. 実施例におけるファジイルール
次に、図4の各ルールは以下のように制御規則で構成されていることを意味する。なお、本実施例では4つのルールを示しているが、ルールの数は4つに限られることなく、本装置の制御目的に応じてルールの数を定めることができる。

【0054】[ルール1] もし、電界強度Eが「弱い」かつFが「多い」ならば(前件部①)、ハイカット駆動開始位置を「大」(後件部)の状態にする。

[ルール2] もし、電界強度Eが「弱い」かつFが「少ない」ならば(前件部①)、ハイカット駆動開始位置「小」(後件部)の状態にする。

[ルール3] もし、SN比が「大」かつFが「多い」ならば(前件部①)、ハイカット遮断周波数を「大」(後件部)の状態にする。

[ルール4] もし、SN比が「大」かつFが「少ない」ならば(前件部①)、ハイカット遮断周波数を「小」(後件部)の状態にする。

【0055】3-2. 実施例におけるメンバーシップ関数

図16に示された台形状のグラフはファジイ関数であり、前述したように、横方向に4つのファジイルール、ルール1~4を示し、縦方向にはルールの前提条件をなす前件部①、②の2つのメンバーシップ関数とファジイルールの結論部分をなす後件部のメンバーシップ関数が示されている。また、メンバーシップ関数の横軸、メンバーシップ関数の縦軸及びグレードの値については前述(1-2. 実施例1におけるメンバーシップ関数)と同様なので説明を省略する。

【0056】3-3. MAX-PRODUCT法
制御システム(ルール)に実際の入力変数の値を代入することにより求めた各メンバーシップ関数のグレードからどのようにして推論結果を出すかにより推論方法が異なるが、本実施例ではMAX-PRODUCT法を用いている。なお、MAX-PRODUCT法については実施例1(1-3. MAX-PRODUCT法)に述べた通りであり、説明を省略する。また、プログラムメモリ16に格納されているファジイ推論プログラムのMAX-PRODUCT法の実行手順についても実施例1の図5の説明とほぼ同様であり、図示及び説明を省略する。なお、最終推論結果の非ファジイ化も実施例1と同様に重心法を用いており、後件部メンバーシップ関数のグレード値を合成(重ね合わせ)してその重心を算出する。図17に合成の結果と求められた重心(f_0)を示す。

【0057】

【発明の効果】以上説明したように、本発明により、従来技術に比べて音質の改善率の高いFM受信機が実現で

きた。具体的には、第1の本発明により、セパレーションコントロール内蔵ダイバシティFM受信機のセパレーションが向上し、弱電界におけるステレオ感が従来技術による場合に比べ良くなることが確認され、また、推論方法にMAX-PRODUCT法を用いたことによりセンサ等の誤差による推論結果の精度低下を防止できた。

【0058】また、第2の発明により、ダイバシティFM受信機のスイッチングノイズが低減し、音質の向上が確認された。また、推論方法にMIN-MAX-重心法を用いたことによりセンサ等の誤差による推論結果の精度低下を防止できた。

【0059】更に、ハイカットコントロールFM受信機のハイカット駆動開始位置と遮断周波数とをファジィ制御することにより、人間の聴覚を考慮した適応性のあるハイカットコントロールFM受信機を実現できた。

【図面の簡単な説明】

【図1】第1の発明の一実施例としてのセパレーションコントロール内蔵ダイバシティFM受信機の構成を示すブロック図である。

【図2】図1のセパレーション制御信号出力手段としての抵抗アレイ+スイッチの構成例を示す図である。

【図3】図1におけるCPUの動作を示すブロック図である。

【図4】ファジィルールとメンバーシップ関数を視覚的に示した説明図である。

【図5】MAX-PRODUCT法の実行手順を示すフローチャートである。

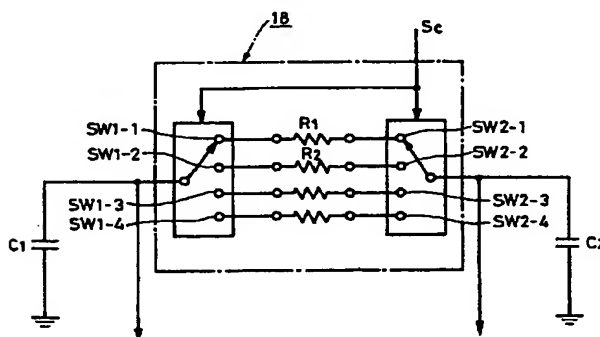
【図6】ファジィ推論結果の非ファジィ化の説明図である。

【図7】第2の発明の一実施例としてのダイバシティFM受信機の構成を示すブロック図である。

【図8】図7におけるCPUの動作を示すブロック図である。

【図9】ファジィルールとメンバーシップ関数を視覚的に示した説明図である。

【図2】



に示した説明図である。

【図10】プログラムメモリ16に格納されているファジィ推論プログラムのMAX-MIN-重心法の実行手順を示すフローチャートである。

【図11】図9のファジィ関数を用いた図10のMAX-MIN-重心法の実行手順の説明図である。

【図12】第3の発明の一実施例としてのハイカットコントロールFM受信機の構成を示すブロック図である。

【図13】図2におけるCPUの動作を示すブロック図である。

【図14】ローパスフィルタの周波数特性図である。

【図15】バンドパスフィルタの周波数特性図である。

【図16】ファジィルールとメンバーシップ関数を視覚的に示した説明図である。

【図17】ファジィ推論結果の非ファジィ化の説明図である。

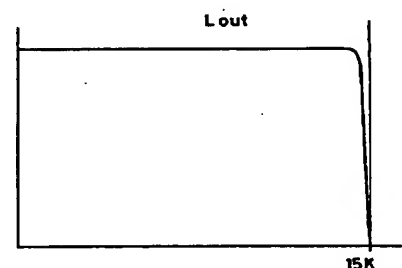
【図18】従来方式によるハイカット方式のFM受信機の構成例を示すブロック図である。

【図19】電界強度とオーディオ出力との関係を示す図である。

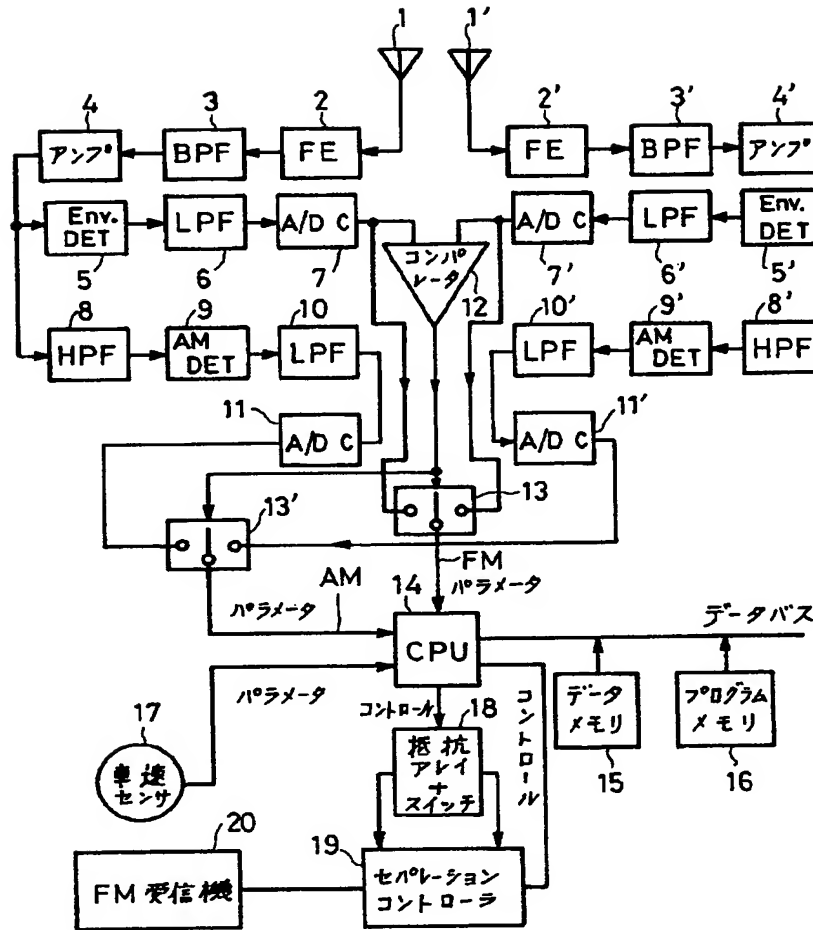
【符号の説明】

- 13, 13' 選択手段（スイッチ）
- 14 CPU
- 17 車速情報検出手段（車速センサ）
- 18 セパレーション制御信号出力手段（抵抗アレイ+スイッチ）
- 19 セパレーション制御手段（セパレーションコントローラ）
- 71 選択制御手段（バッファ）
- 72, 72' 選択手段（スイッチ）
- 124 復調手段（ステレオ復調器）
- 126, 127 雑音成分低減手段（ハイカットL用、R用）
- 128 ハイカット用コントローラ

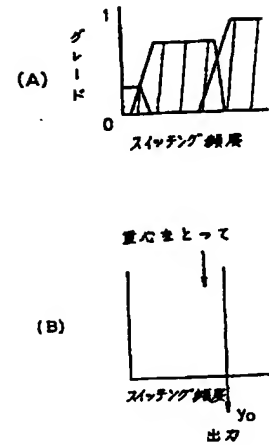
【図14】



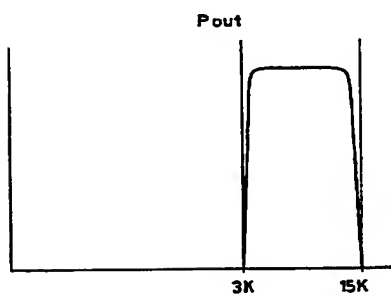
【図1】



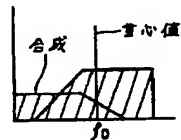
【図11】



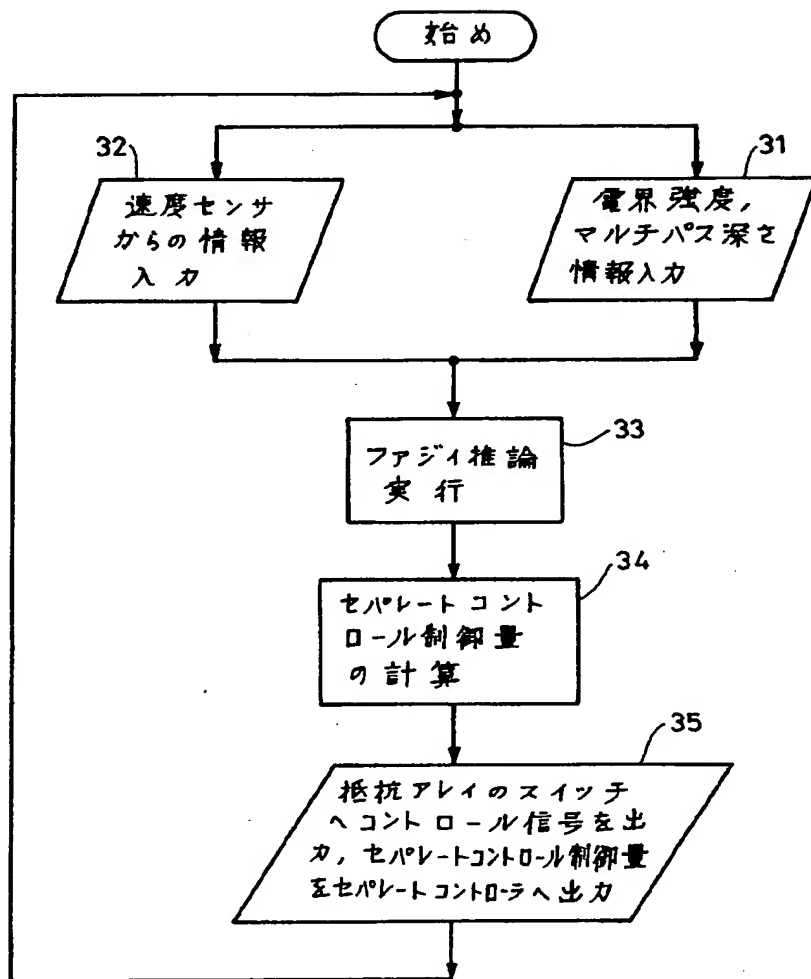
【図15】



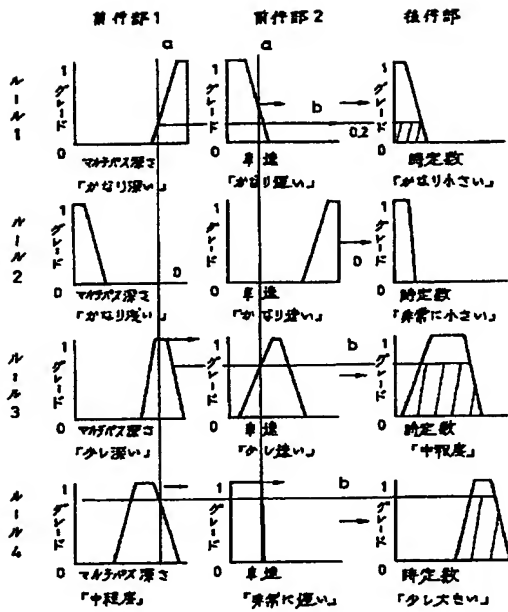
【図17】



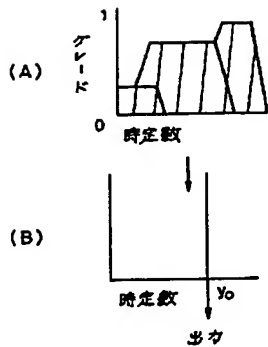
【図3】



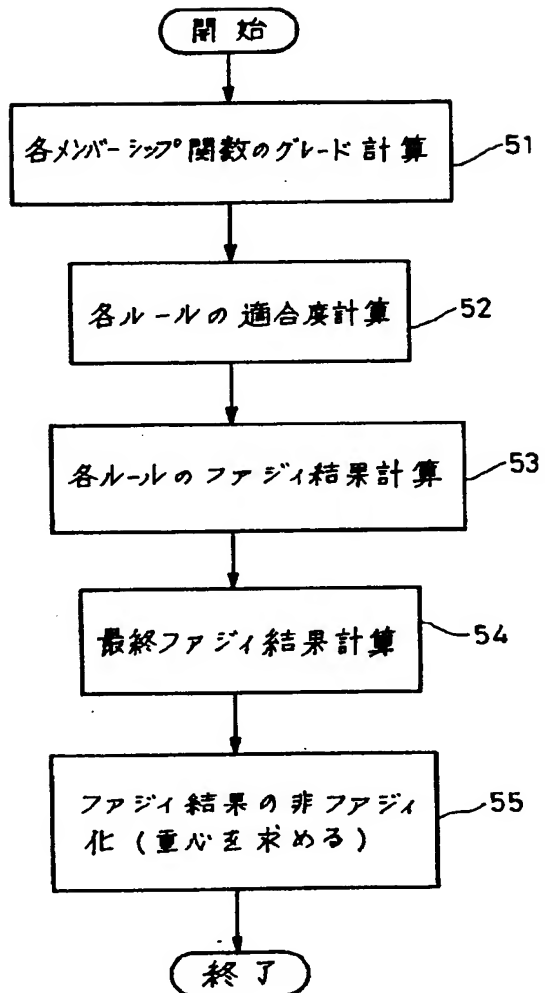
【図4】



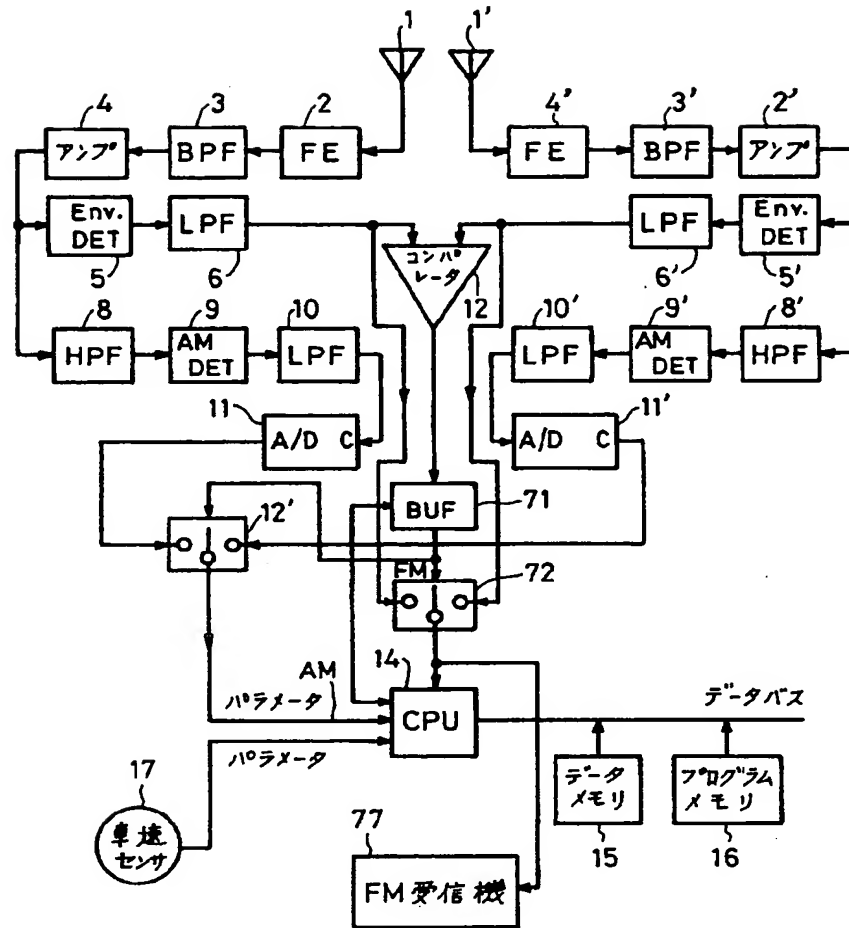
【図6】



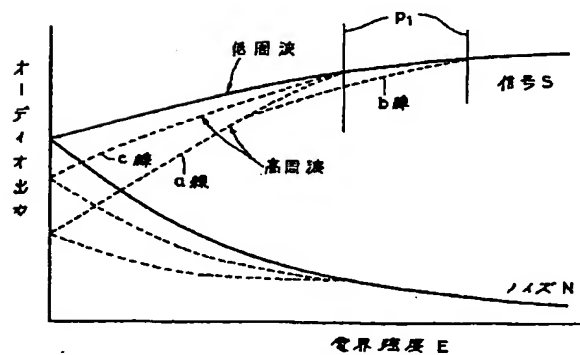
【図5】



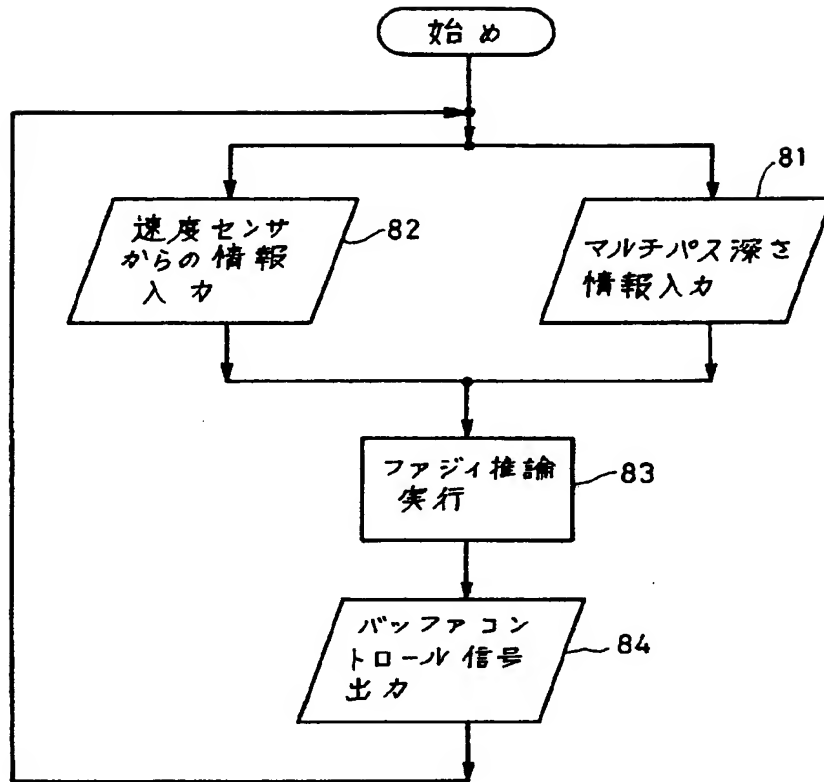
【図7】



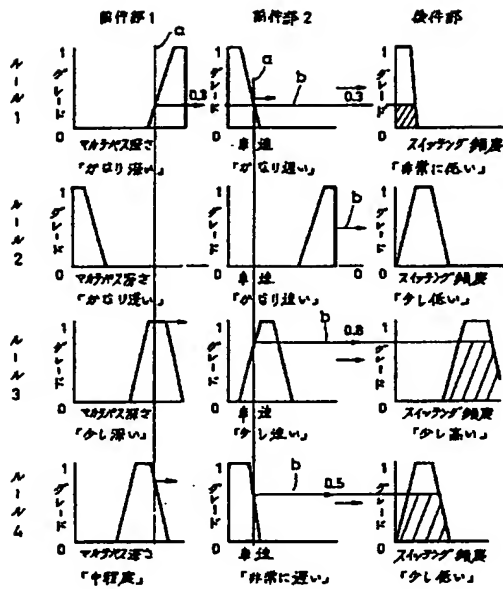
【図19】



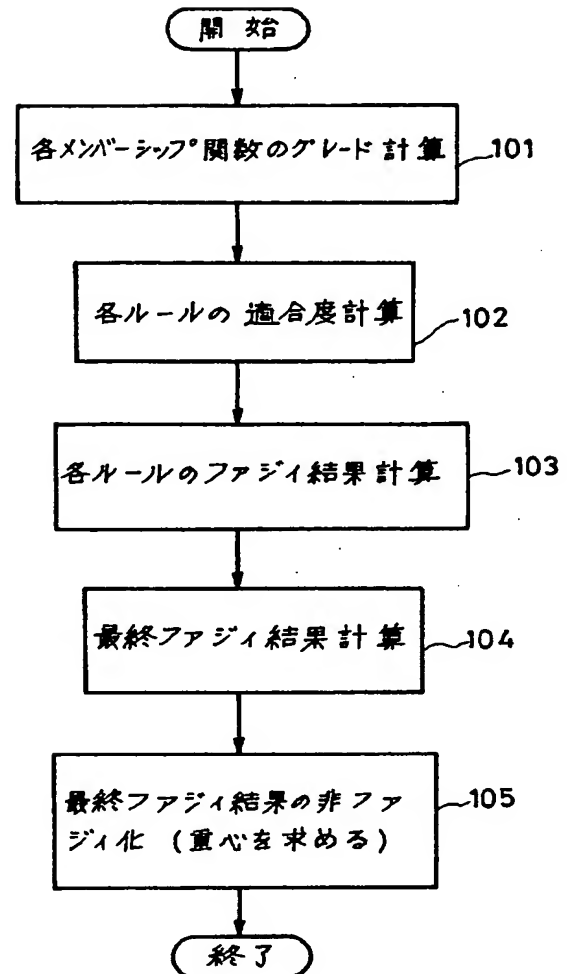
【図8】



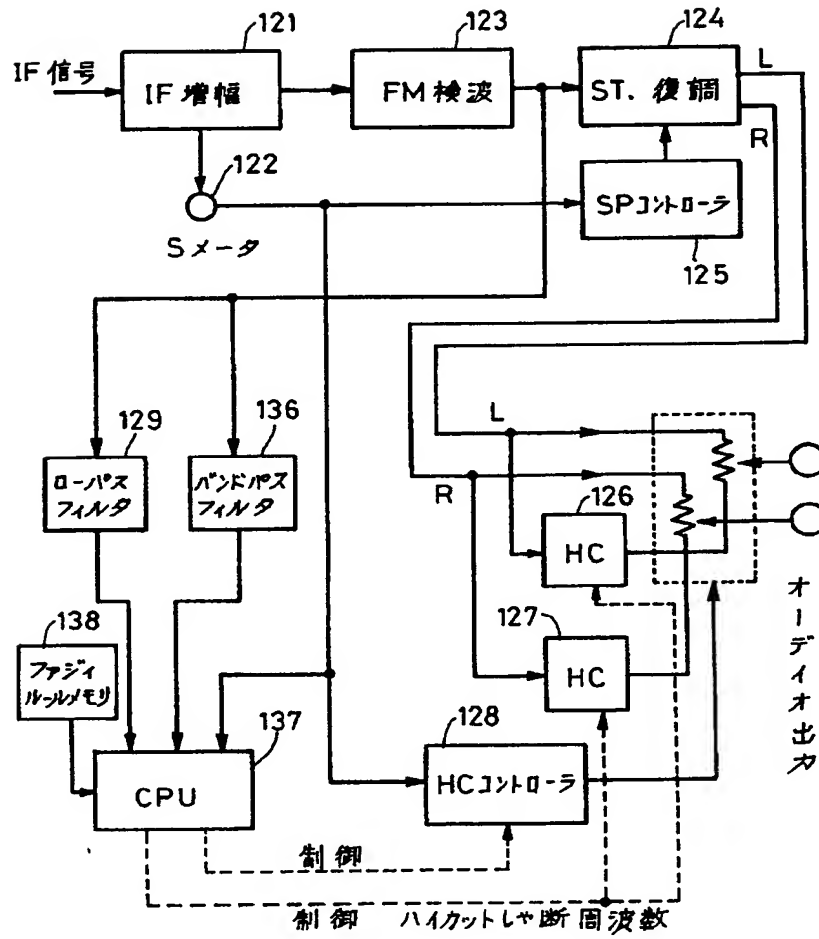
【図9】



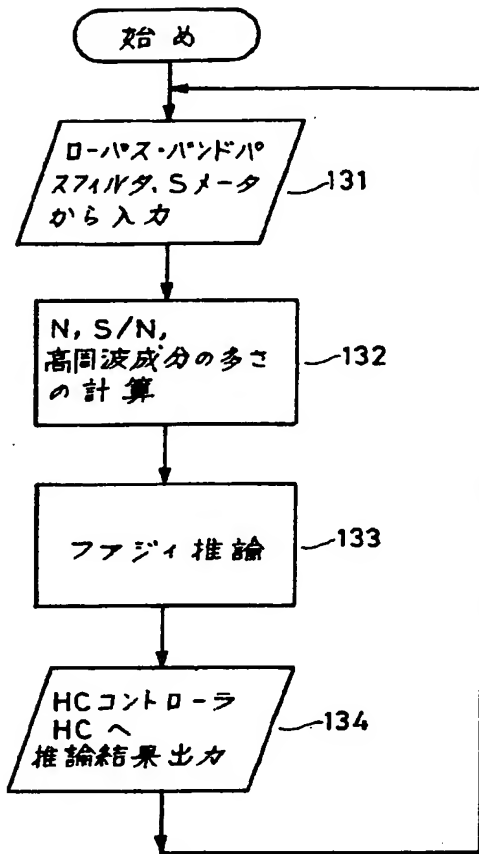
【図10】



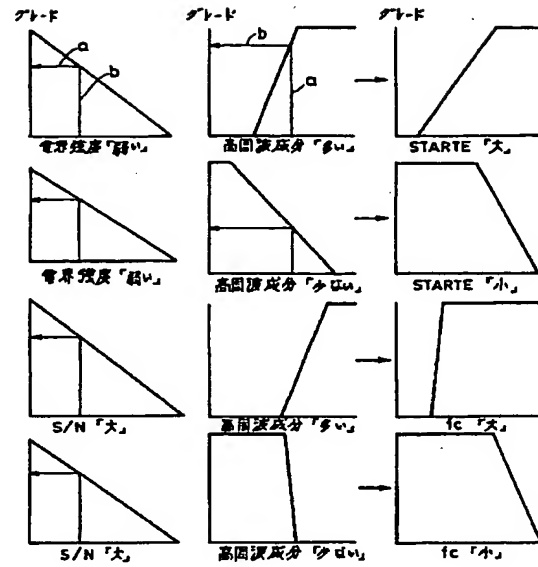
【图 1 2】



【図13】



【図16】



【図18】

